

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-161156

(43)Date of publication of application : 19.06.1998

(51)Int.Cl.

G02F 1/136

G09F 9/30

(21)Application number : 08-337563

(71)Applicant : SONY CORP

(22)Date of filing : 03.12.1996

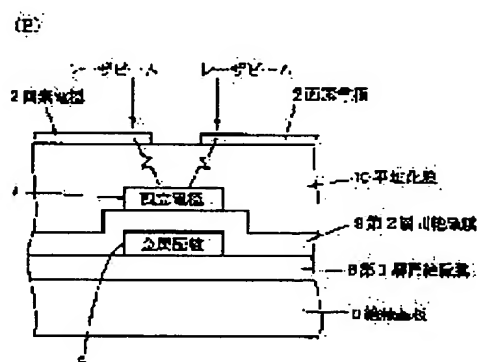
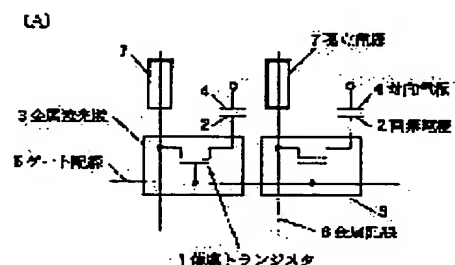
(72)Inventor : UCHINO KATSUhide
ABE FUMIAKI
NAKAYAMA YOSHIKO

(54) DISPLAYING SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a displaying semiconductor device having a structure capable of easily restoring a fault pixel by laser repair.

SOLUTION: This displaying semiconductor device is provided with a thin film transistor 1 integrated/formed in matrix on an insulation substrate 0, a metal light shield film 3 patterned so as to shield each thin film transistor 1 from external light and a transparent pixel electrode 2 arranged upward the metal light shield film 3 through a flattening film 10 and electrically connected to the answering thin film transistor 1 through a contact hole. A restoring isolated electrode 7 is provided between the pixel electrodes 2 adjacent to each other, and one side pixel electrode 2 occurring abnormality is made be short-circuited with the other normal pixel electrode 2 by irradiating a laser beam. The isolated electrode 7 is formed by the same layer as the metal light shield film 3.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-161156

(43) 公開日 平成10年(1998) 6月19日

(51) Int.Cl.⁶
G 0 2 F 1/136 5 0 0
G 0 9 F 9/30 3 3 0

F I
G 0 2 F 1/136 5 0 0
G 0 9 F 9/30 3 3 0 A

審査請求 未請求 請求項の数 4 F D (全 6 頁)

(21) 出願番号 特願平8-337563

(22) 出願日 平成 8 年(1996) 12月 3 日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川 6 丁目 7 番 35 号

(72) 発明者 内野 勝秀

東京都品川区北品川 6 丁目 7 番 35 号 ソニ
ー株式会社内

(72) 発明者 阿部 文明

東京都品川区北品川 6 丁目 7 番 35 号 ソニ
ー株式会社内

(72) 発明者 中山 佳子

東京都品川区北品川 6 丁目 7 番 35 号 ソニ
ー株式会社内

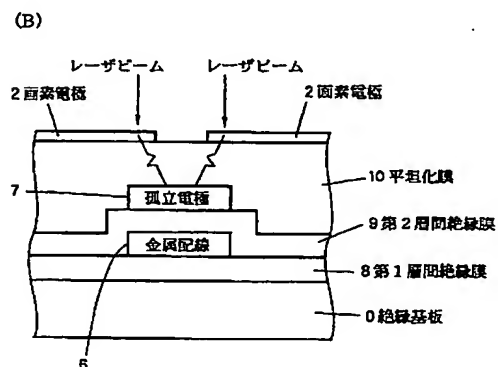
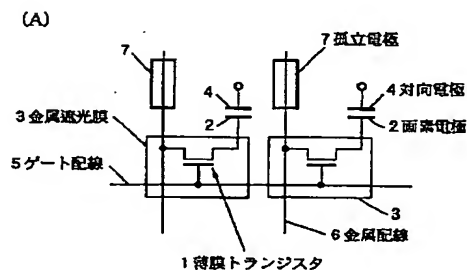
(74) 代理人 弁理士 鈴木 晴敏

(54) 【発明の名称】 表示用半導体装置

(57) 【要約】

【課題】 欠陥画素をレーザーリペアで容易に修復可能な構造を有する表示用半導体装置を提供する。

【解決手段】 表示用半導体装置は絶縁基板 0 の上にマトリクス状に集積形成された薄膜トランジスタ 1 と、個々の薄膜トランジスタ 1 を外光から遮閉するようにパタニングされた金属遮光膜 3 と、平坦化膜 10 を介して金属遮光膜 3 より上方に配され且つコンタクトホールを介して対応する薄膜トランジスタ 1 に電気接続した透明な画素電極 2 とを備えている。互いに隣り合う画素電極 2, 2 の間に修復用の孤立電極 7 が設けられており、これを介して異常の生じた一方の画素電極 2 と正常な他方の画素電極 2 とをレーザービーム照射により短絡可能にしている。孤立電極 7 は金属遮光膜 3 と同一層で形成されている。



【特許請求の範囲】

【請求項1】 絶縁基板の上にマトリクス状に集積形成された薄膜トランジスタと、個々の薄膜トランジスタを外光から遮閉するようにパタニングされた金属遮光膜と、絶縁膜を介して該金属遮光膜より上方に配され且つコンタクトホールを介して対応する薄膜トランジスタに電気接続した透明な画素電極とを備えた表示用半導体装置であって、

互いに隣り合う画素電極の間に修復用の孤立電極が設けられており、これを介して異常の生じた一方の画素電極と正常な他方の画素電極とを短絡可能にするとともに、該孤立電極は該金属遮光膜と同一層で形成されていることを特徴とする表示用半導体装置。

【請求項2】 前記孤立電極の直下に底上げ用の島状パッドが形成されており、この島状パッドは薄膜トランジスタと同一の層構造を有することを特徴とする請求項1記載の表示用半導体装置。

【請求項3】 前記孤立電極は、薄膜トランジスタに接続した金属配線の直上に絶縁膜を介して配されていることを特徴とする請求項1記載の表示用半導体装置。

【請求項4】 マトリクス状に集積形成された薄膜トランジスタ、個々の薄膜トランジスタを外光から遮閉するようにパタニングされた金属遮光膜、及び絶縁膜を介して該金属遮光膜より上方に配され且つコンタクトホールを介して対応する薄膜トランジスタに電気接続した透明な画素電極を備えた一方の絶縁基板と、少くとも透明な対向電極が形成されており且つ所定の間隙を介して該一方の絶縁基板に接合した他方の透明な絶縁基板と、該間隙に保持された電気光学物質とからなる表示装置であって、

互いに隣り合う画素電極の間に修復用の孤立電極が設けられており、これを介して異常の生じた一方の画素電極と正常な他方の画素電極とを短絡可能にするとともに、該孤立電極は金属遮光膜と同一層で形成されていることを特徴とする表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は画素電極とこれを駆動する薄膜トランジスタとが基板上に集積形成された表示用半導体装置に関する。より詳しくは、欠陥画素をレーザービーム照射により修復するのに適した構造に関する。

【0002】

【従来の技術】 表示用半導体装置はアクティブマトリクス型の表示装置等に応用されており、現在盛んに開発が進められている。大型の液晶表示装置では画素数が100万個以上にも及び、全てを無欠陥で作製することは製造技術上困難であり、ある割合で欠陥画素が発生する。従来から、表示用半導体装置の歩留りを改善する為、レ

ーザビーム照射により欠陥画素を修復する技術（レーザーリペア）が研究されている。画素欠陥には薄膜トランジスタのオフ電流（リーク電流）の増大又はオン電流の低下に起因するものがある。薄膜トランジスタにこれらの異常が発生すると、ノーマリホワイトモードの場合画素が輝点欠陥になる。輝点欠陥は表示装置の画品位を著しく損なうので、レーザーリペアにより輝点欠陥を比較的目的でない滅点欠陥に転換する。具体的には薄膜トランジスタ周りの配線をレーザービームの照射によりオープンもしくはショートし、異常な薄膜トランジスタの悪影響を取り除く。このように、薄膜トランジスタの電気特性によって発生する輝点欠陥の場合には、薄膜トランジスタ周りにレーザービームを局所的に照射することで修復が可能である。

【0003】

【発明が解決しようとする課題】 画素欠陥には、薄膜トランジスタの電気特性に起因する場合の他、薄膜トランジスタと対応する画素電極の電気接続不良に起因する場合がある。例えば、半導体製造プロセスでダストが混入すると、薄膜トランジスタのドレイン電極と画素電極との間に導通不良が生じる場合がある。或いは、パタニング工程のバラツキ等により配線やコンタクトホールのパタンが許容範囲からずれた場合に薄膜トランジスタと画素電極との間で導通不良が発生する。この場合、画素電極に十分な信号電圧を書き込めないで、ノーマリホワイトモードの場合致命的な輝点欠陥となる。従来のレーザーリペアでは薄膜トランジスタの電気特性に起因する欠陥は有効に修復できるものの、薄膜トランジスタと画素電極の導通不良に起因する欠陥は有効に修復することができなかった。

【0004】

【課題を解決するための手段】 上述した従来の技術の課題に鑑み、本発明は欠陥原因に係わりなく画素欠陥を有効に修復可能な構造を有する表示用半導体装置を提供することを目的とする。かかる目的を達成する為に以下の手段を講じた。即ち、本発明にかかる表示用半導体装置は基本的な構成として、絶縁基板の上にマトリクス状に集積形成された薄膜トランジスタと、個々の薄膜トランジスタを外光から遮閉するようにパタニングされた金属遮光膜と、絶縁膜を介して該金属遮光膜より上方に配され且つコンタクトホールを介して対応する薄膜トランジスタに電気接続した透明な画素電極とを備えている。特徴事項として、互いに隣り合う画素電極の間に修復用の孤立電極が設けられており、これを介して異常の生じた一方の画素電極と正常な他方の画素電極とを短絡可能にするとともに、該孤立電極は該金属遮光膜と同一層で形成されている。好ましくは、前記孤立電極の直下に底上げ用の島状パッドが形成されている。この島状パッドは薄膜トランジスタと同一の層構造を有する。又、好ましくは前記孤立電極は、薄膜トランジスタに接続した金属

配線の直上に絶縁膜を介して配されている。かかる構成を有する表示用半導体装置は例えばアクティブマトリクス型の表示装置に応用できる。

【0005】本発明によれば、表示用半導体装置において、ダスト等による輝点欠陥を修復する為、金属遮光膜からなる孤立電極を仲介して正常な画素電極と輝点欠陥を有する異常な画素電極とを互いに短絡させる。これにより、異常な画素電極は正常な画素電極と同電位になり、輝点欠陥を回避することが可能になる。尚、具体的な修復作業はレーザーリペア技術を用いる。孤立電極は金属遮光膜と同層である為、特に製造工程を追加すること無くパタニングの為のマスク変更のみで形成できる。更には、上層の画素電極と下層の孤立電極とが絶縁膜を介して容易にレーザーリペアで短絡できるように、孤立電極より下層に薄膜トランジスタと同一の層構造を有する島状パッドを設け底上げしている。この島状パッドもパタニングの為のマスク変更のみで形成可能であり、追加の製造工程を導入する必要はない。

【0006】

【発明の実施の形態】以下図面を参照して本発明の最良な実施形態を詳細に説明する。図1は、本発明にかかる表示用半導体装置の一実施形態を示しており、(A)は回路構成を表わし、(B)は層構造を表わしている。

(A)に示すように、本表示用半導体装置は、薄膜トランジスタ1、画素電極2、金属遮光膜3等を備えている。薄膜トランジスタ1は絶縁基板の上にマトリクス状に集積形成されている。図では、2個の薄膜トランジスタのみを模式的に示している。金属遮光膜3は個々の薄膜トランジスタ1を外光から遮閉するようにパタニングされている。画素電極2は絶縁膜を介して金属遮光膜3より上方に配され、且つコンタクトホールを介して対応する薄膜トランジスタ1に電気接続している。画素電極2は透明な導電膜をマトリクス状にパタニングしたものである。尚、画素電極2は別の絶縁基板に形成された対向電極4と所定の間隙を介して対面配置しており、この間隙には液晶等の電気光学物質が保持されている。その他、表示用半導体装置にはゲート配線5や信号配線(金属配線)6も形成されている。薄膜トランジスタ1のゲート電極はゲート配線5に接続し、ソース電極は金属配線6に接続し、ドレイン電極は画素電極2に接続している。尚、電気光学物質として液晶を用いた場合、交流駆動を行なうので、薄膜トランジスタ1のソース電極とドレイン電極は交互に入れ替わるが、ここでは説明を簡略化する為、画素電極2に接続された側をドレイン電極としている。本表示用半導体装置の特徴事項として、互いに隣り合う画素電極2、2の間に修復用の孤立電極7が設けられている。この孤立電極7を仲介して、異常の生じた一方の画素電極2と正常な他方の画素電極2とをレーザーリペアにより短絡可能としている。この孤立電極7は金属遮光膜3と同一層で形成されている。

【0007】(B)に示すように、絶縁基板0の上には第1層間絶縁膜8を介して金属配線6がパタニング形成されている。更に、金属配線6の上には第2層間絶縁膜9を介して孤立電極7がパタニング形成されている。この孤立電極7は絶縁膜の一種である平坦化膜10により被覆されている。平坦化膜10の上には個々の画素電極2、2がパタニング形成されている。このように、本実施形態では孤立電極7は薄膜トランジスタに接続した金属配線6の直上に第2層間絶縁膜9を介して配されている。平坦化膜10は例えばアクリル樹脂等からなり、その膜厚は2 μ m程度である。今、右側の画素電極2が正常であり、左側の画素電極2が輝点欠陥等の異常を呈しているとする。この場合、レーザービームを局所的に照射して右側の画素電極2と孤立電極7を短絡させる。同様に、左側の画素電極2と孤立電極7をレーザービームの局所的な照射により互いに短絡させる。一般に、レーザービームを集中的且つ局所的に照射すると局所的な発熱に伴い、画素電極2と孤立電極7の一部が溶融し平坦化膜10を破壊して互いに電氣的に導通する。以上のレーザーリペアにより異常な画素電極2は孤立電極7を仲介して正常な画素電極2と同電位になる為、少なくとも輝点欠陥から回避することが可能になる。

【0008】図2は、図1に示した表示用半導体装置の具体的な構成例を示す模式的な断面図である。図示するように、下側の絶縁基板0の上には薄膜トランジスタ1が形成されている。この薄膜トランジスタ1はトップゲート構造を有し、多結晶シリコン等からなる半導体薄膜13の上にゲート絶縁膜14を介してゲート電極5aが形成されている。このゲート電極5aは図1の(A)に示したゲート配線5に接続している。ゲート電極5aの両側に位置する半導体薄膜13の部分にはソース電極Sとドレイン電極Dが形成されている。かかる構成を有する薄膜トランジスタ1はPSG等からなる第1層間絶縁膜8により被覆されている。第1層間絶縁膜8の上には金属配線6がパタニング形成されており、コンタクトホールを介して薄膜トランジスタ1のソース電極Sに電気接続している。又、金属配線6aもパタニング形成されており、コンタクトホールを介して薄膜トランジスタ1のドレイン電極Dに接続している。これらの金属配線6、6aはPSG等からなる第2層間絶縁膜9により被覆されている。更に、第2層間絶縁膜9の上にはP-SiN等からなる絶縁膜9aが薄く成膜されている。この絶縁膜9aの上には金属遮光膜3がパタニング形成されており、薄膜トランジスタ1を外光から遮閉して光電流リーク等を抑制している。又、孤立電極7が金属遮光膜3と同一層で形成されている。この為、追加の成膜工程を要すること無く、パタニング用のマスク変更のみで、金属遮光膜3と同一プロセスにより孤立電極7をパタニング形成することができる。孤立電極7は金属配線6と整合している。金属配線6は例えばアルミニウム等から

なり、孤立電極7は例えばチタン等からなる。チタンはアルミニウムに比べ光反射率が低く黒ずんで見える為、表示外観上好ましい。又、金属遮光膜7と同一層でコンタクト用の電極3aが形成されており、前述した金属配線6aと面接触している。金属遮光膜3や孤立電極7等はアクリル樹脂等からなる平坦化膜10により被覆されている。この平坦化膜10の上にはITO等の透明導電膜からなる画素電極2がパタニング形成されている。画素電極2は平坦化膜10に予め開口したコンタクトホールを介して電極3aに接続する。かかる構成により、画素電極2は対応する薄膜トランジスタ1のドレイン電極Dに接続されることになる。プロセス中に混入するダスト等の影響により画素電極2とドレイン電極Dとの間が導通不良になると、ノーマリホワイトモードの場合輝点欠陥が発生することになる。下側の絶縁基板0には所定の間隙を介して上側の透明な絶縁基板11が接合している。この絶縁基板11の内表面には透明な対向電極4が形成されている。上下一対の絶縁基板11, 0の間隙には液晶等の電気光学物質12が保持されている。

【0009】図3は、図2に示した表示用半導体装置の一画素分を切り取って示した平面図である。図示するように、信号配線（金属配線）6とゲート配線5の交差部には薄膜トランジスタ1と画素電極2が集積形成されている。薄膜トランジスタ1はアイランド状にパタニングされた半導体薄膜13を素子領域とし、中央部にゲート電極5aがゲート絶縁膜を介して重ねられている。ゲート電極5aの両側にはソース電極S及びドレイン電極Dが位置している。ソース電極Sはコンタクトホールを介して信号配線（金属配線）6に電気接続している。ゲート電極5aはゲート配線5から延設されている。又、ドレイン電極Dはコンタクトホール及び電極3aを介して画素電極2と電気接続している。図から明らかなように、薄膜トランジスタ1は所定の形状にパタニングされた金属遮光膜3により被覆されている。又、金属遮光膜3と同一層の孤立電極7は信号配線（金属配線）6と整合して離散的にパタニングされている。この孤立電極7を仲介として左右に位置する画素電極2がレーザーリペアにより互いに短絡可能である。

【0010】最後に図4は、本発明にかかる表示用半導体装置の他の実施形態を示す模式的な断面図である。図1の(B)に示した先の実施形態と対応する部分には対応する参照番号を付して理解を容易にしている。本実施形態の特徴事項は孤立電極7の直下に底上げ用の島状パッド15を形成していることである。この島状パッド1

5を設けることにより孤立電極7が底上げされ、平坦化膜10を介した画素電極2との間の距離を短縮化できる。従って、図1の(B)に示した先の実施形態に比べ、レーザービームの照射により一層容易に画素電極2と孤立電極7を互いに短絡化させることが可能になる。尚、この島状パッド15は図2に示した薄膜トランジスタ1と同一の層構造を有する。この為、特に追加の成膜工程を要すること無く、単にパタニング用のフォトリソマスクの変更のみで島状パッド15を形成することが可能である。具体的には、この島状パッド15は薄膜トランジスタ1の素子領域と同一層に属する半導体薄膜13a、ゲート絶縁膜と同一層の絶縁膜14a及びゲート電極と同一層の電極5bを下から順に重ねたものである。

【0011】

【発明の効果】以上説明したように、本発明によれば、互いに隣り合う画素電極の間に修復用の孤立電極が設けられており、これを介して異常の生じた一方の画素電極と正常な他方の画素電極とを短絡可能にするとともに、この孤立電極は薄膜トランジスタを外光から遮閉する金属遮光膜と同一層で形成されている。かかる構成により、画素電極の輝点欠陥等をレーザーリペアで容易に修復することが可能になり、表示用半導体装置の歩留り向上に繋がる。特に、一対の画素電極を孤立電極により互いに短絡する構造である為、薄膜トランジスタの動作不良もしくは薄膜トランジスタと画素電極間の導通不良等いずれの場合でも、常に輝点欠陥画素を修復することが可能になる。又、修復用の孤立電極は金属遮光膜と同一層で形成できる為、追加の成膜工程を何ら要することが無く、製造工程上の負担は増加しない。

【図面の簡単な説明】

【図1】本発明にかかる表示用半導体装置の一実施形態を示す回路図及び断面図である。

【図2】図1に示した表示用半導体装置の具体的な構成を示す断面図である。

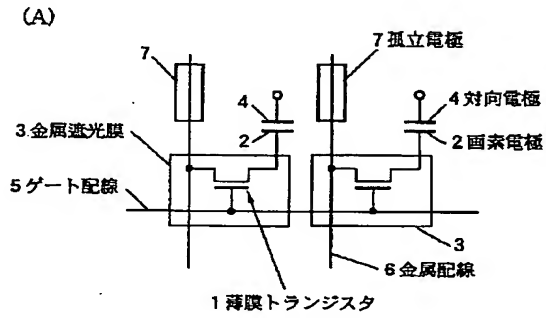
【図3】同じく図1に示した表示用半導体装置の具体的な構成を示す平面図である。

【図4】本発明にかかる表示用半導体装置の他の実施形態を示す断面図である。

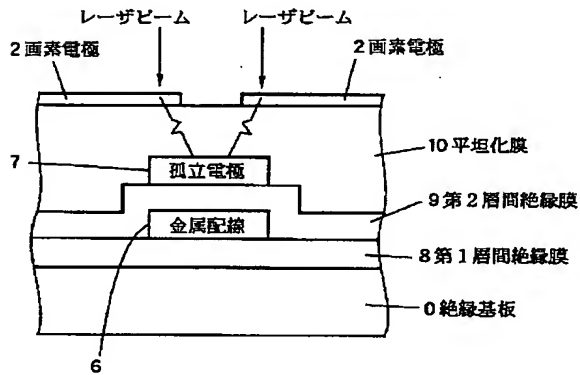
【符号の説明】

0…絶縁基板、1…薄膜トランジスタ、2…画素電極、3…金属遮光膜、4…対向電極、5…ゲート配線、6…金属配線、7…孤立電極、10…平坦化膜、11…絶縁基板、12…電気光学物質、13…半導体薄膜、14…ゲート絶縁膜、15…島状パッド

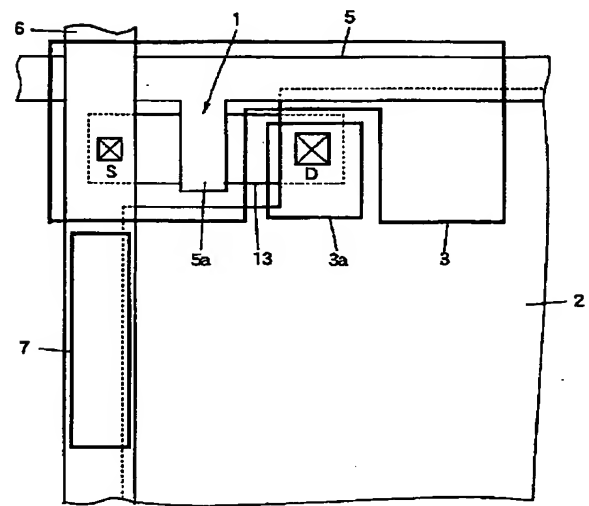
【図1】



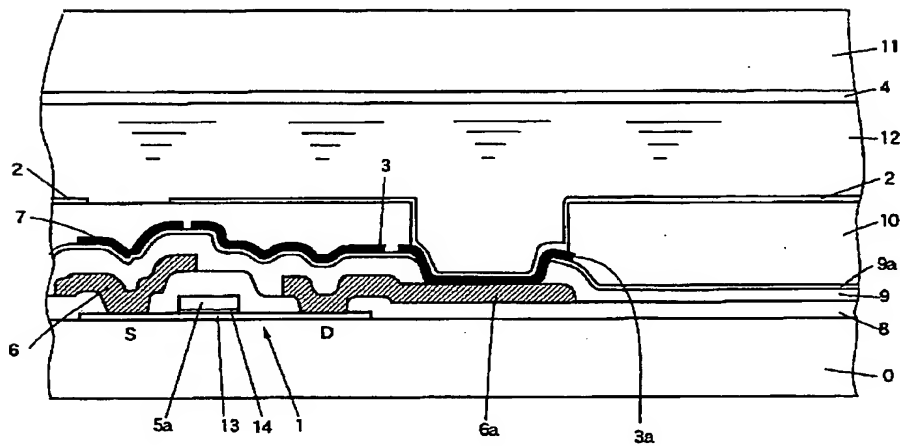
(B)



【図3】



【図2】



【図4】

